

von-Neumann-architectuur

Opbouw van een CPU

Processoren
1 december 2014

Herhaling: Booleaanse algebra

- $(B = \{0,1\}, \cdot, +, \bar{})$
- Elke Booleaanse functie $f: B^n \rightarrow B^m$ kan met $\cdot, +, \bar{}$ geschreven worden
- Met Gates (electronische basischakelingen voor $\cdot, +, \bar{}$) kunnen we zo elke booleaanse functie maken
- Combinatorische logica: circuits zonder geheugen

Herhaling: Sequentiële logica

- Sequentiële logica is logica met geheugen
- Synchrone sequentiële logica kunnen we maken met edge triggered D flipflops die alleen data inklokken op de stijgende flank van de klok ingang van het circuit.
- Typische sequentiële subcircuits die we in processoren nodig hebben zijn registers, tellers, eindige automaten voor controle e.d.

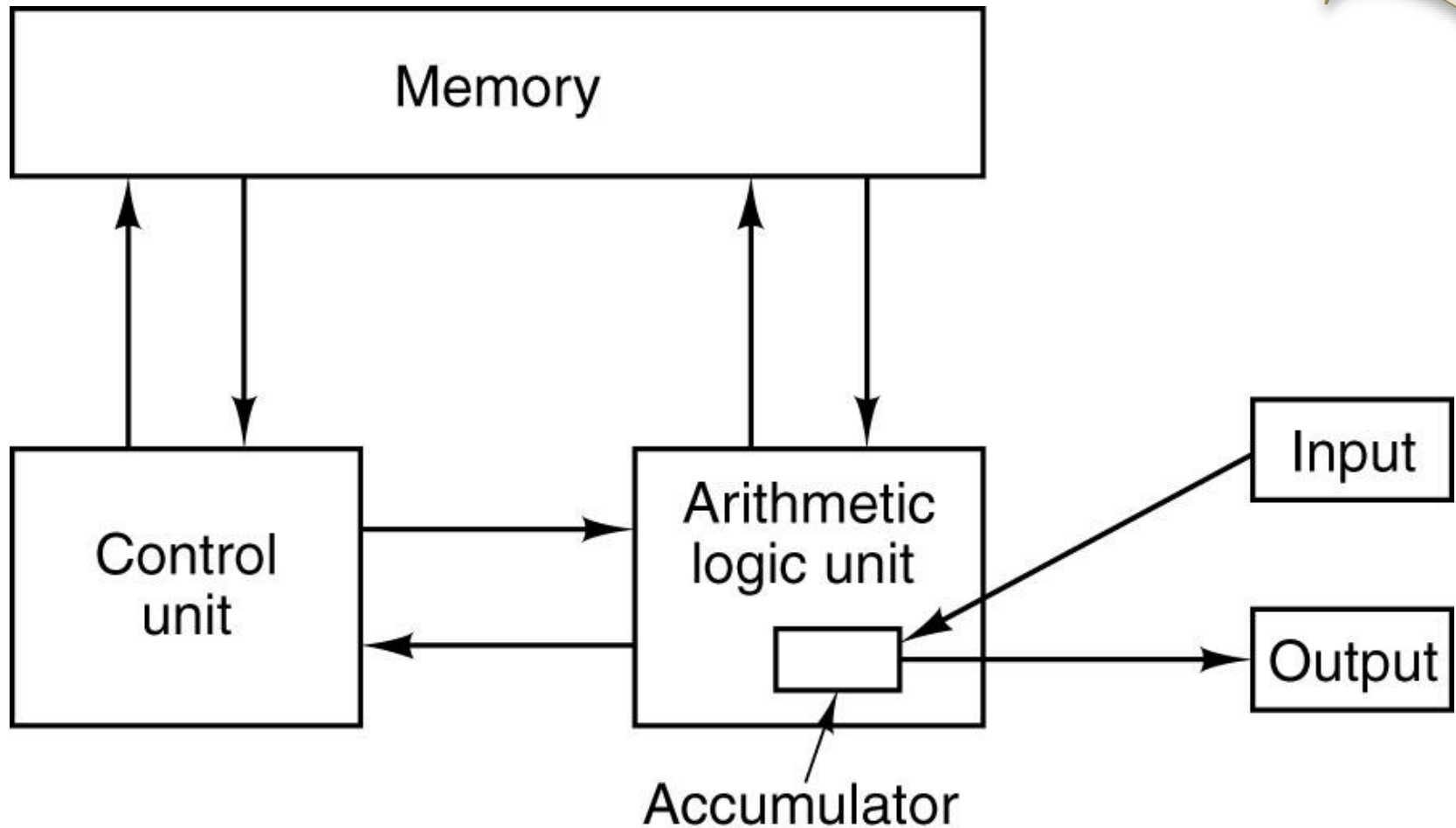
Herhaling: Geheugen

- RAM / random access memory
 - = verzameling latches met logica eromheen
 - de juiste locatie bepalen uit het adres
 - input daarheen schrijven
 - output daarvandaan lezen
 - alleen verwerken
 - als deze RAM-chip gekozen wordt

von Neumann-architectuur

- Welke hoofdonderdelen heeft een computer?
 - besturingseenheid
 - rekeneenheid
 - geheugen (voor programma èn gegevens)
 - in- en uitvoerapparaten

von-Neumann-architectuur (Historisch)

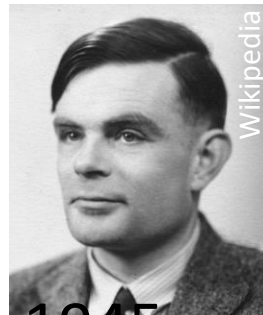


Wiens idee beklijft?

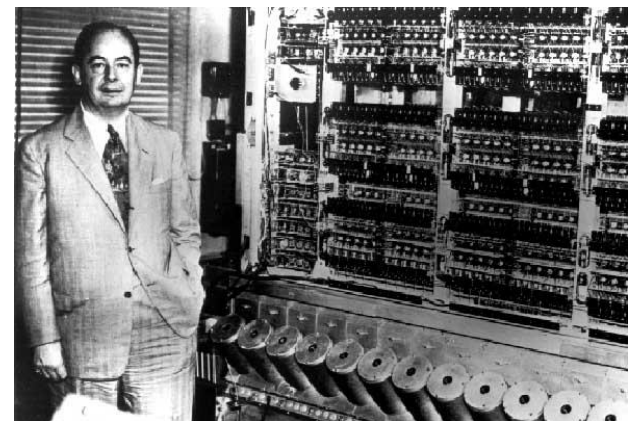
- ideeën van een “stored program computer”:
 - Konrad Zuse 1936



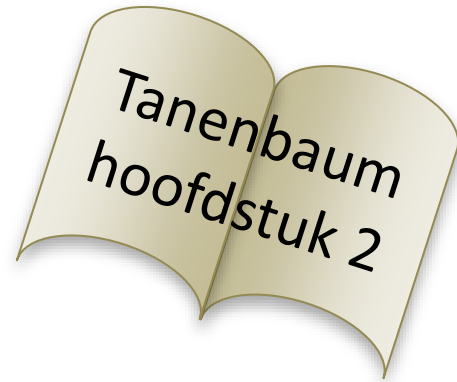
- Alan Turing 1936



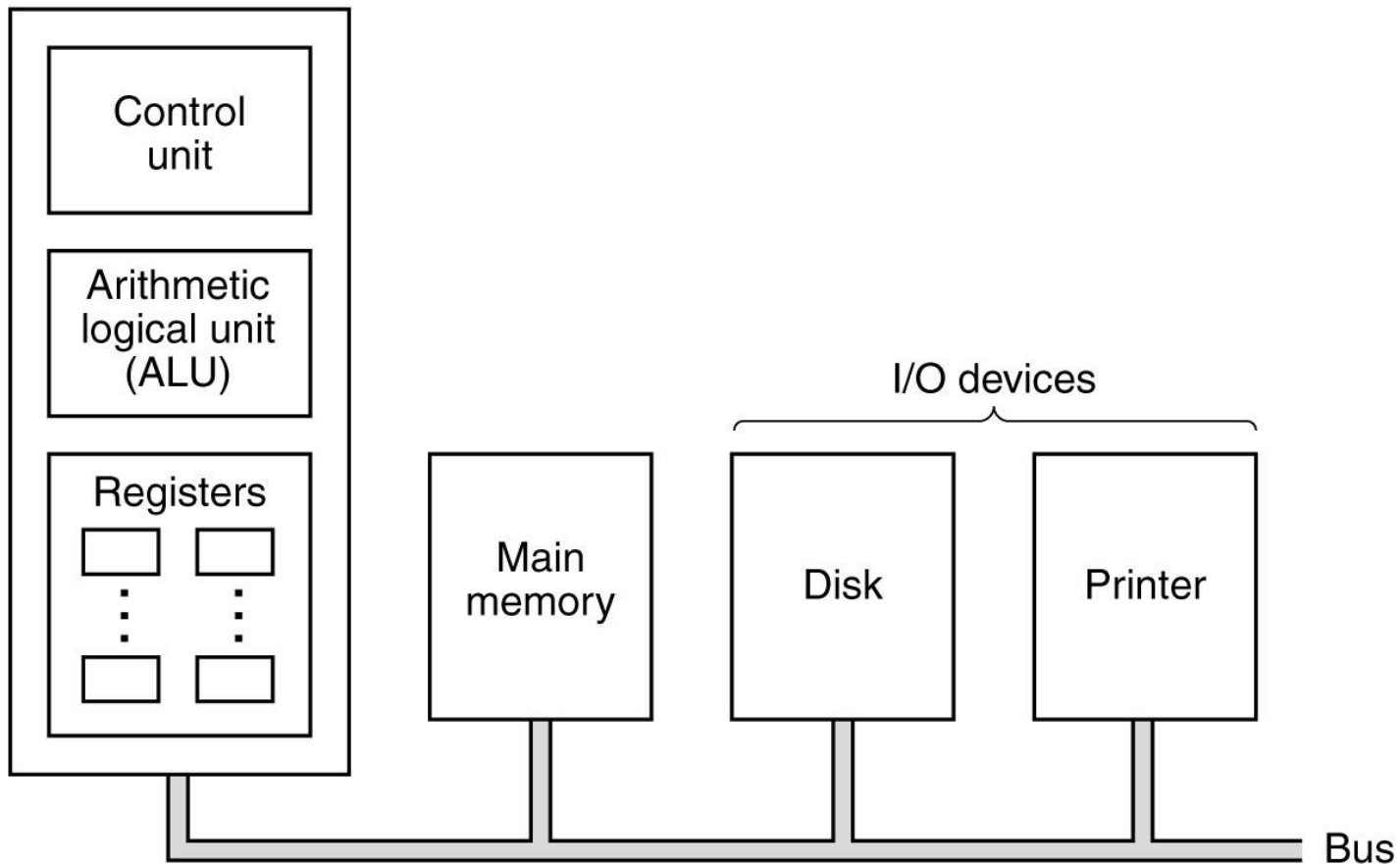
- John von Neumann 1945,
n.a.v. ideeën van
Eckert en Mauchly 1943



„von Neumann“-architectuur



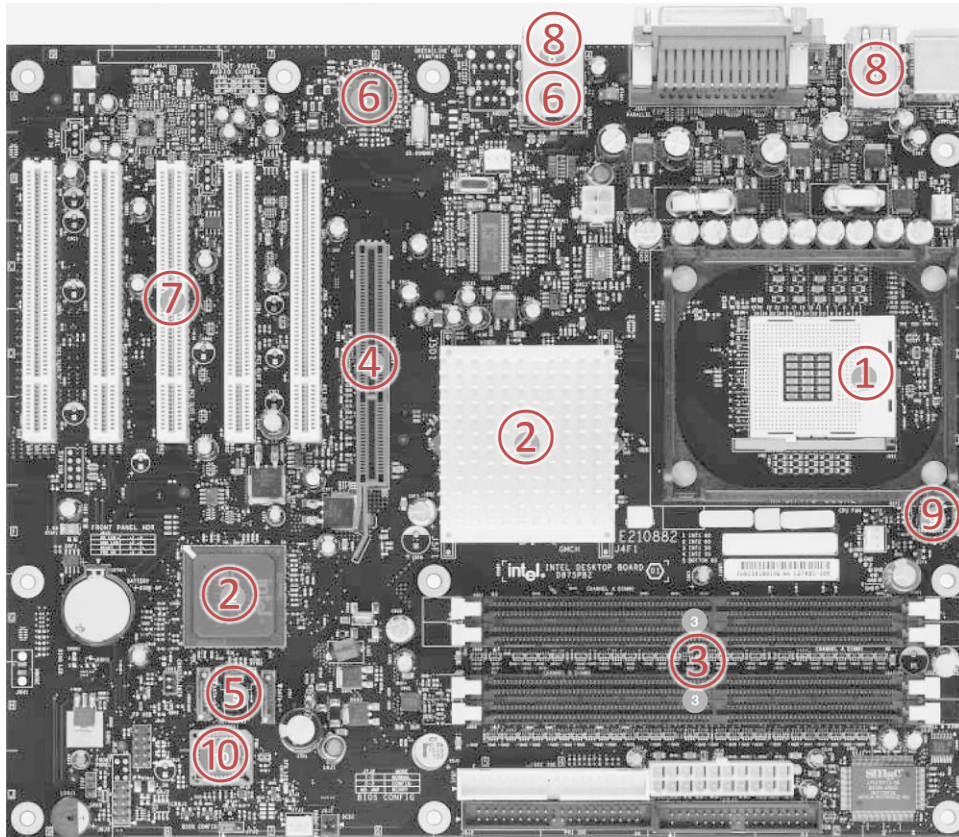
Central processing unit (CPU)



Doelen van de onderdelen

- CPU: besturen èn berekenen
- geheugen: programma en gegevens opslaan
- in-/uitvoer: externe communicatie
- bus: interne communicatie

Personal Computer



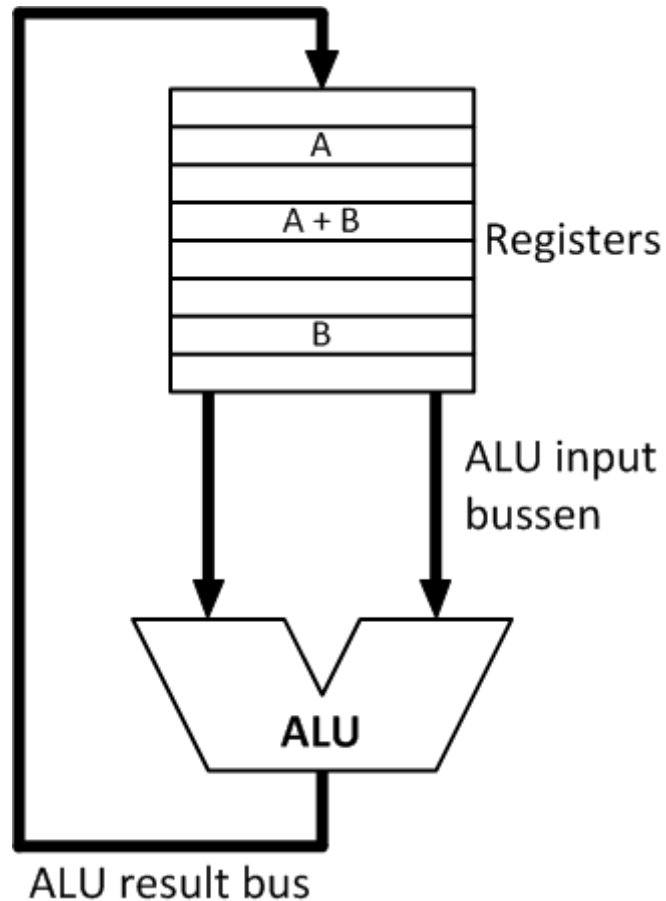
- ① Pentium 4 socket
- ② 875P Support chip
- ③ Memory sockets
- ④ AGP connector
- ⑤ Disk interface
- ⑥ Gigabit Ethernet
- ⑦ Five PCI slots
- ⑧ USB 2.0 ports
- ⑨ Cooling technology
- ⑩ BIOS

A printed circuit board is at the heart of every personal computer. This figure is a photograph of the Intel D875PBZ board. The photograph is copyrighted by the Intel Corporation, 2003 and is used by permission.

Structuur van de CPU

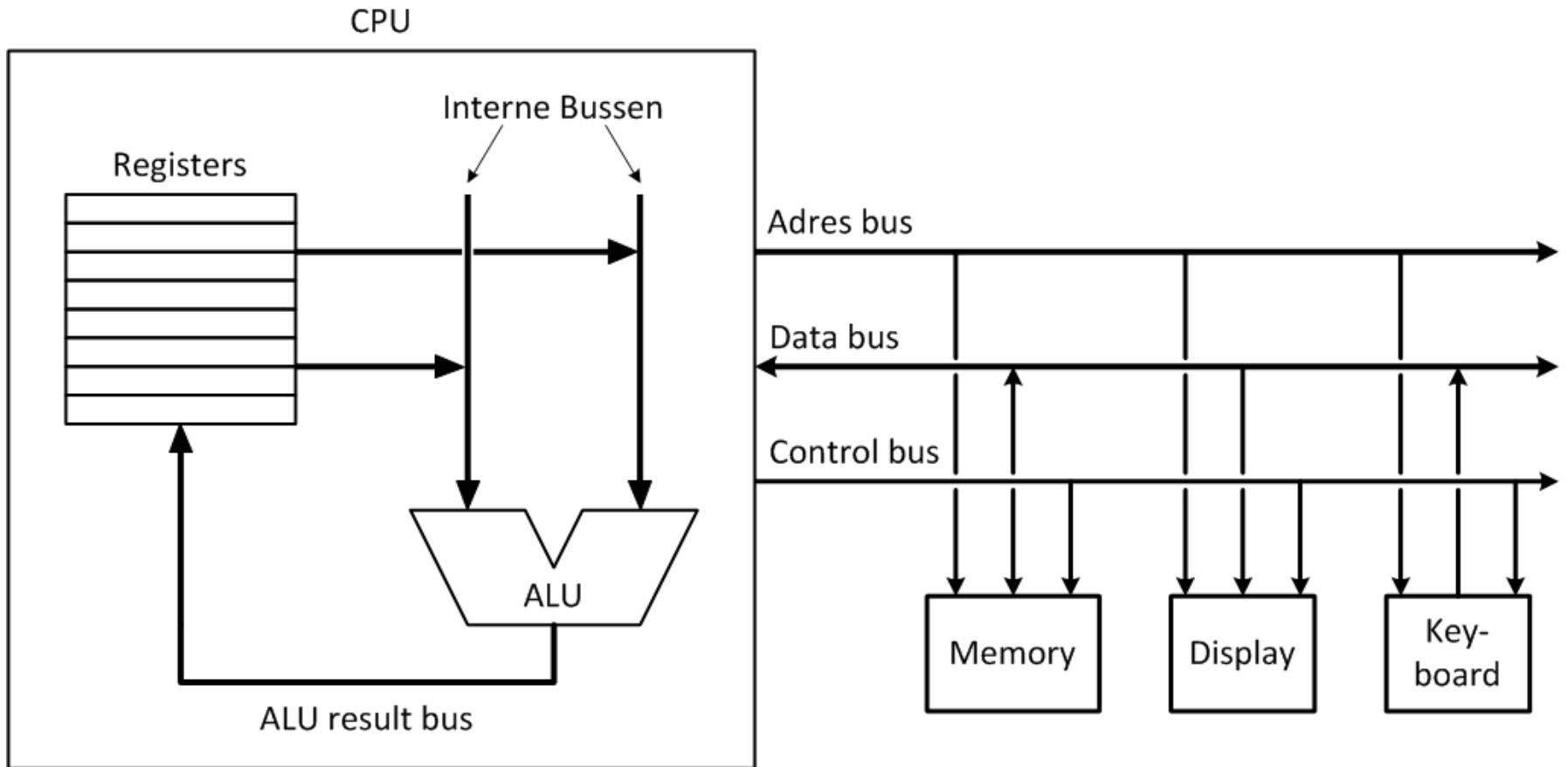
- registers
 - gegevens- en adresregisters
 - vlaggen
 - instructie/programma-teller
 - interne registers
- arithmetisch-logische eenheid = ALU
- besturingseenheid = control unit

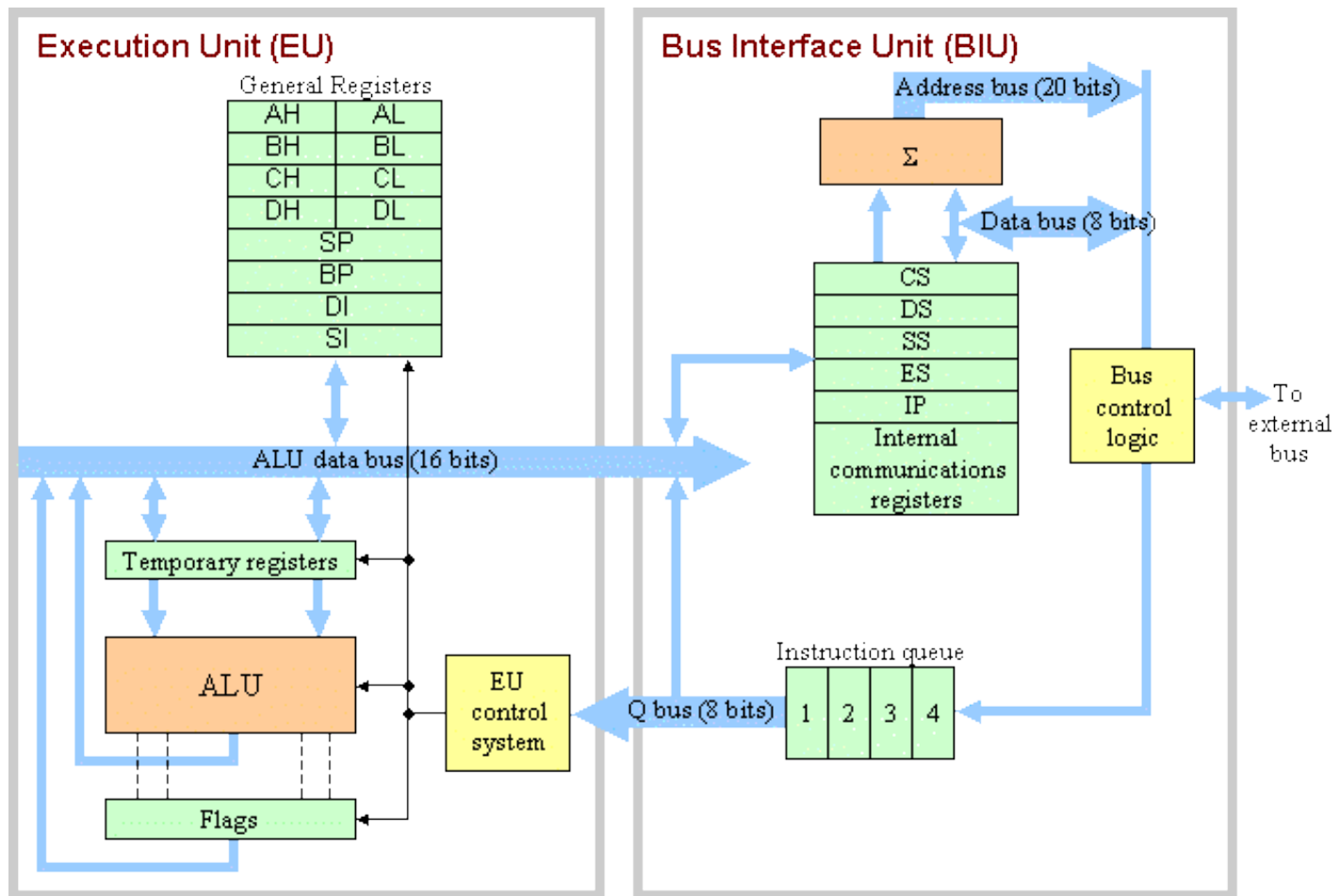
CPU Organization



The data path of a typical Von Neumann machine.

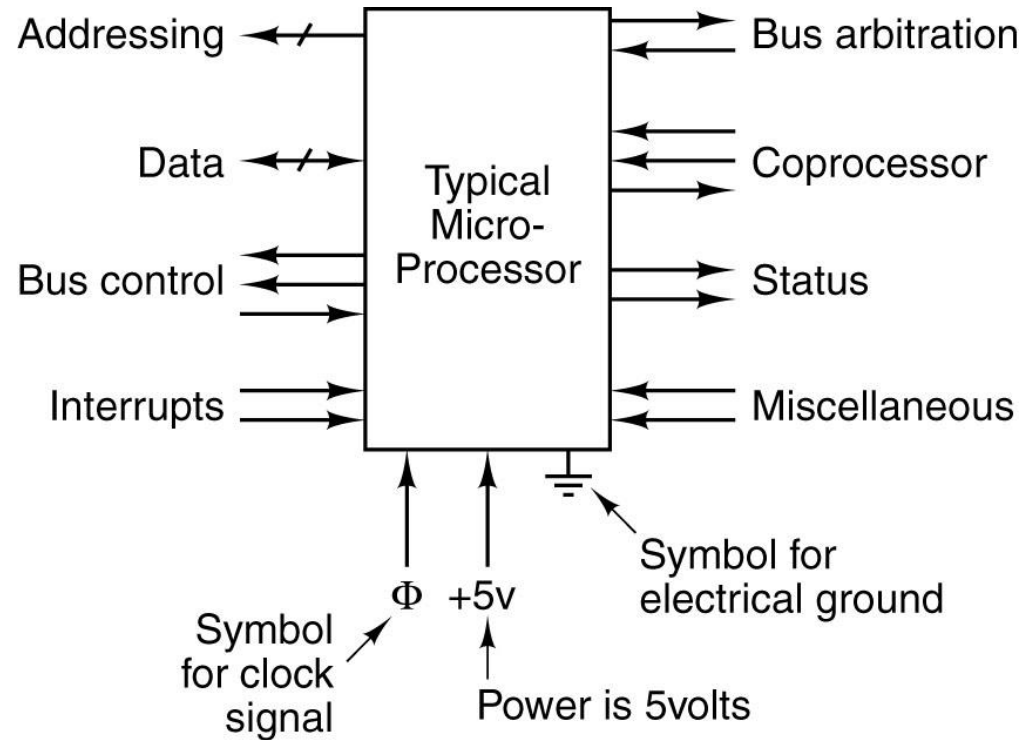
Computer Bussen (intern en extern)





- Static registers (groups of D Flip-Flops) used to hold or transfer binary data
- Logic gate circuits designed to perform arithmetic or logical functions
- Logic gate circuits designed to provide internal control to processor
- Internal data busses used to pass information between components

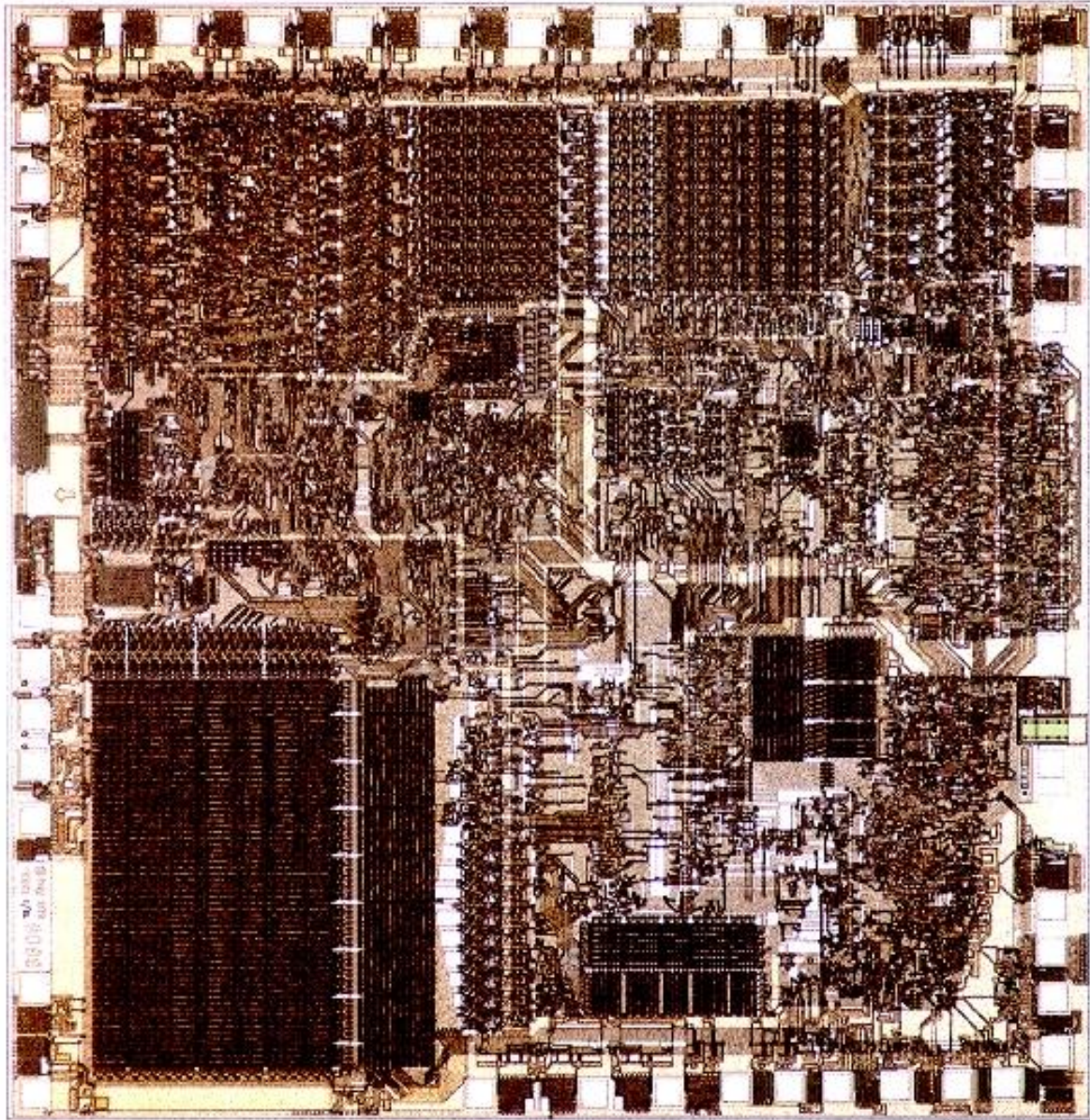
Aansluitingen van een CPU-chip



The logical pinout of a generic CPU.

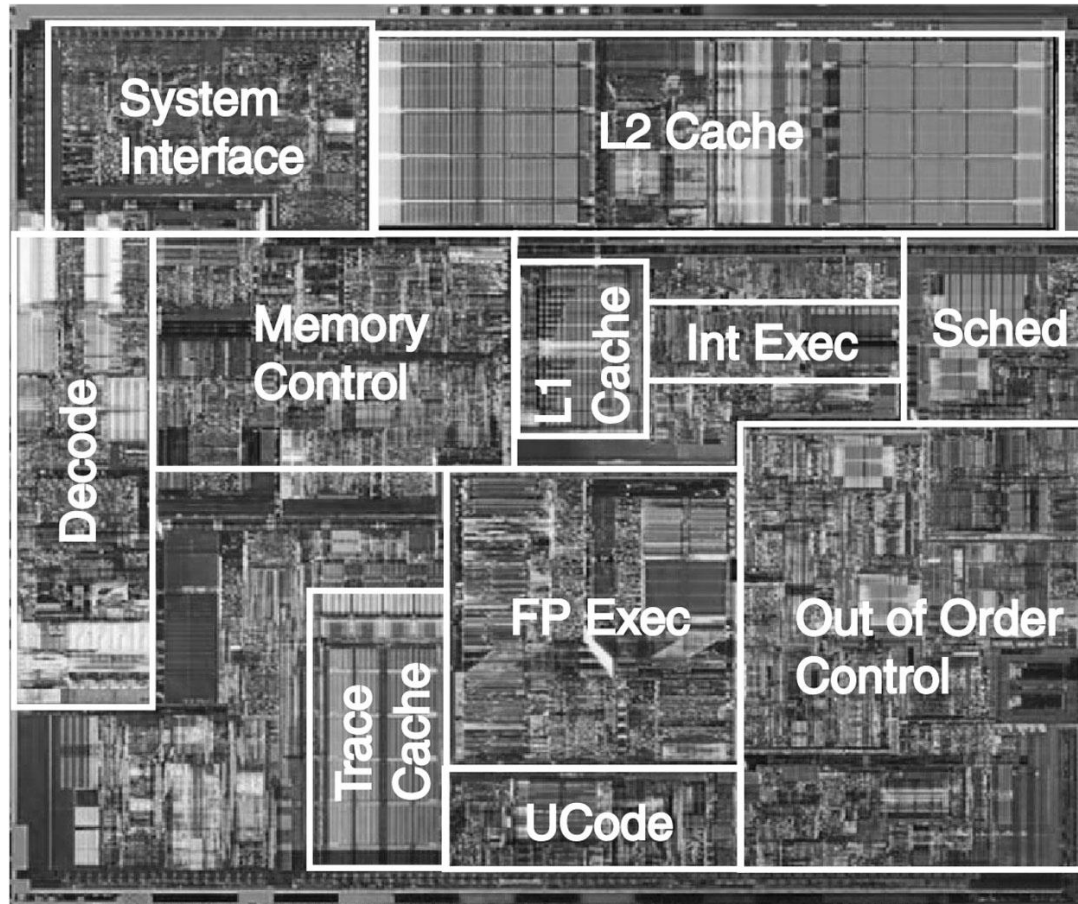
The arrows indicate input signals and output signals.

The short diagonal lines indicate that multiple pins are used.



http://www.icknowledge.com/trends/8086_8088B1.jpg

Intel Computer Family (2)



The Pentium 4 chip. The photograph is copyrighted by the Intel Corporation, 2003 and is used by permission.

Gedrag van de CPU

- programma executeren
 1. instructie lezen (adres: programmateller) (fetch)
 2. programmateller ophogen (kan vaak tegelijkertijd)
 3. instructie decoderen (decode)
 4. instructie uitvoeren (execute)
- Dit goed laten verlopen is the Art of Processor Design.

Soorten instructies

- Gegevenstransport
Registers laden van/naar geheugen, IO, constanten,...
- Berekenen
Optellen, aftrekken, vermenigvuldigen, delen,...
And, Or, Xor, Compare,....
- Programmaflow
(Conditional) branching, jumps, calls,...

Gegevenstransport

- voorbeeldinstructies in practicumprocessor-machinecode en -assembly:
- FE340C08 READ [R3+12],R14
vul register R14 met de waarde uit de geheugenlocatie geadresseerd door R3 + 12
- F067E40C WRITE R0,[R6-28]
schrijf register 0 naar de geheugenlocatie geadresseerd door R6 - 28

Berekenen

- bereken en schrijf het resultaat in register
- vlaggen (zero, sign, carry, overflow) zetten: afhankelijk van resultaat
- F3200059 ADD R5,R2,R3
tel R2 bij R5 op en sla het resultaat in R3 op
- F64C020B
trek R4 van de constante 2
vlaggen afhankelijk van het resultaat
- F0780075 ANDf R7,R7,R0
bereken bit-and van R7 met zichzelf en schrijf het resultaat in R0
(het altijd 0 register) en zet de vlaggen.

Dit zet de vlaggen en kan dus een zinvolle instructie zijn, ofschoon we het resultaat dus niet gebruiken

Programmaflow

- normaal:
instructies staan op volgorde in het geheugen
- programmaflow-instructies geven afwijkende volgorde aan

In onze assembler staat \$ voor het adres van deze instructie

- FFF4FC09 JUMP \$+0x100
tel 252 bij de programmateller (R15) op
- 4FF7E809 JUMP.NZ \$-20
als de ZERO-vlag 0 is, tel -24 bij de programmateller op

Samenvatting

- von-Neumann-architectuur
- structuur van CPU
- gedrag van CPU
- soorten instructies