

Processoren 2014

Week 5: De CPU in detail

Uiterste inleverdatum: 15 december

Lever de volgende opgaven in via email naar je studentassistent. Zorg dat [Proc]Week5 in het subject van je email staat zodat we die niet over het hoofd kunnen zien.

- 1) a) Bereken de volgende bitshifts en -rotaties voor 8 bits (signed) getallen.
 - * 95 SHL 3 (d.w.z. om 3 bits naar links shiften)
 - * -17 ROR 5
 - * 85 ROL 2
 - * -68 ASR 2.
 - b) Gegeven is dat een zekere 8 bits processor het laatst uitgeschoven of rondgeroteerde bit als carry vlag zet en als de operand en resultaat van een shift/rotatie van teken verschillen de overflow vlag zet. Geef voor elk van de in a genoemde shifts/rotaties de resulterende carry en overflow vlaggen.
- 2) De practicumassembler kent een pseudoinstructie:

```
.LOAD      expr, reg
```

waarvoor hij de volgende 2 instructies genereert:

```
LOADHI    HI(expr), reg
ADD       LO(expr), reg, reg
```

waarbij (in de notatie van de programmeertaal C)

```
HI(x) = ((x) + 0x200) >> 10
LO(x) = ((x) - (HI(x) << 10))
```

voor zekere ((un)signed integer) x.

- a) Beredeneer dat de assembler de `.LOAD` altijd zodanig expandeert dat het register de correcte waarde krijgt.
- b) Onder welke omstandigheden kan de assembler een waarschuwing geven dat je maar één (of geen) instructie nodig hebt om het register te laden.

Ter jullie informatie: zowel de `.LOAD` pseudoinstructie, en de `HI` en de `LO` functie zijn in de practicum-assembler te gebruiken.

- 3) a) Gegeven dat de practicum processor een `READ` instructie heeft ingelezen gedurende de Fetch fase, hoe moet dan de registerbank, ALU en geheugen aangestuurd worden opdat deze instructie uitgevoerd kan worden? Welke controle signalen moet de control unit genereren opdat alles in goede banen wordt geleid? Van welk deel van de instructie zijn die afkomstig?

- b) Voer dezelfde vraag uit voor de fetch (het ophalen van een instructie).
- c) Als je vraag 1 van vorige week combineert met deze vraag, zou je inmiddels voor sommige interne of externe bussen moeten hebben gezien dat ze soms uit een set signalen en soms uit een andere set signalen hun data moeten krijgen.

Geef van deze bussen aan uit welke bronsignalen ze moeten kiezen en waarom. De controle unit genereert dit signaal uit de instructie en uit de fase waarin deze verkeert (Fetch/Execute). Beargumenteer je antwoord.

Deze laatste opgave is misschien een schot voor open doel: voer hem goed uit en dan heb je al half het voorlopige ontwerp dat jullie eind volgende week moeten inleveren voor elkaar.

Facultatief

Met de uitleg over bitshifts en -rotaties zouden jullie nu in staat moeten zijn om ook de barrel-shifter van de practicum processor in elkaar te zetten en te combineren met de ALU die je al had ontworpen. Het is het makkelijkste om de shifter apart te ontwerpen en met een stuurtoewtje te selecteren tussen je ALU- output en shifteroutput. Vergeet ook niet dat je een extra controle signaal nodig hebt om aan de shifter door te geven dat je een rotate door de carry hebt gedecodeerd.

Ook dit onderdeel is niet verplicht, maar door nu al met Hades en de practicum processor te starten vermijd je haastige spoed aan het einde van het trimester. Jullie studentassistent kan je natuurlijk wel altijd om feedback vragen.